

**IN THE UNITED STATES PATENT AND TRADEMARK OFFICE**

In re Patent Application of :  
: **Yuh-Miin YEH** : Group Art Unit: Not Yet Assigned  
: :  
Application No.: Not Yet Assigned : Examiner: Not Yet Assigned  
: :  
Filed: August 19, 2003 :  
For: **REDUCED MEMORY ARCHITECTURE FOR EDGE MODULATOR**

**CLAIM TO PRIORITY UNDER 35 U.S.C. § 119**

Assistant Commissioner of Patents  
Washington, D.C. 20231


Sir:

Pursuant to the provisions of 35 U.S.C. § 119 and 37 C.F.R. § 1.55, Applicant  
claims the right of priority based upon **Chinese Application No. 091121318 filed  
September 18, 2002.**

A certified copy of Applicant's priority document is submitted herewith.

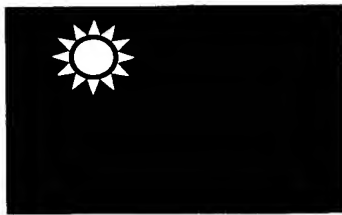
Respectfully submitted,

By:

  
Bruce H. Troxell  
Reg. No. 26,592

**TROXELL LAW OFFICE PLLC**  
5205 Leesburg Pike, Suite 1404  
Falls Church, Virginia 22041  
Telephone: (703) 575-2711  
Telefax: (703) 575-2707

Date: August 19, 2003



中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE  
MINISTRY OF ECONOMIC AFFAIRS  
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，  
其申請資料如下：

This is to certify that annexed is a true copy from the records of this  
office of the application as originally filed which is identified hereunder:

申請日：西元 2002 年 09 月 18 日  
Application Date

申請案號：091121318  
Application No.

申請人：聯發科技股份有限公司  
Applicant(s)

局長

Director General

蔡練生

發文日期：西元 2002 年 9 月 30 日  
Issue Date

發文字號：09111019037  
Serial No.

申請日期：	91. 9. 18	案號：	91121318
類別：			

(以上各欄由本局填註)

## 發明專利說明書

一、 發明名稱	中 文	於八相移相鍵控裝置中可以節省記憶體空間之濾波裝置及方法
	英 文	REDUCED MEMORY ARCHITECTURE FOR EDGE MODULATOR
二、 發明人	姓 名 (中文)	1. 葉裕敏
	姓 名 (英文)	1. Yuh-Miin Yeh
	國 籍	1. 中華民國
	住、居所	1. 新竹縣寶山鄉雙溪村三峰路16之2號
三、 申請人	姓 名 (名稱) (中文)	1. 聯發科技股份有限公司
	姓 名 (名稱) (英文)	1. MediaTek Inc.
	國 籍	1. 中華民國
	住、居所 (事務所)	1. 新竹科學工業園區創新一路13號1樓
	代表人 姓 名 (中文)	1. 蔡明介
	代表人 姓 名 (英文)	1. Ming-Kai Tsai

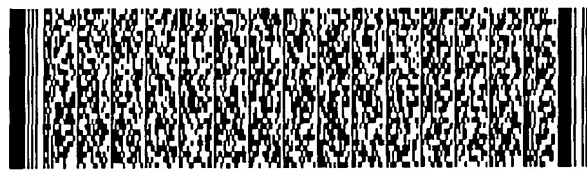
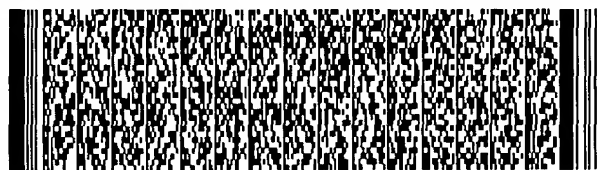


四、中文發明摘要 (發明之名稱：於八相移相鍵控裝置中可以節省記憶體空間之濾波裝置及方法)

本發明係一種用於八相移相鍵控系統之濾波裝置。該濾波裝置包含一格雷碼映射模組、一  $3\pi/8$  相位旋轉模組、一濾波裝置、一  $\pi/16$  相位旋轉模組、一權值分配模組以及一組合模組。該  $\pi/16$  相位旋轉模組用來將該  $3\pi/8$  相位旋轉模組目前所產生之一第二向量，再次旋轉  $\pi/16$  之角度，以產生一相對應之第三向量。該權值分配模組以複數個選定之權值對於一預定之分配波形進行權重分配並儲存為相對應之複數個權值分配波形。該組合模組依據目前所產生之第三向量，決定自該權值分配模組中要選擇出哪些權值分配波形，並將所選出的權值分配波形組合起來，以產生該組調變信號。本發明之濾波裝置及方法，可以大量節省濾波程序中所需使用的記憶體空間。

英文發明摘要 (發明之名稱：REDUCED MEMORY ARCHITECTURE FOR EDGE MODULATOR)

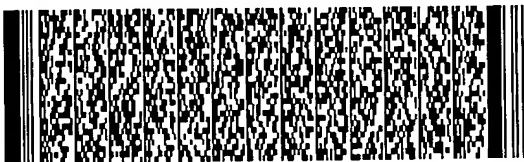
The present invention provides a wave filter used in 8PSK(8-ary phase shift keying) system. The wave filter comprises a  $\pi/16$  phase shift module, a weight distribution module, and a combiner module. The  $\pi/16$  phase shift module is for making a second vector,  $3\pi/8$  phase shift module generates, to shift  $\pi/16$  degree into a corresponding third vector. The weight distribution module distributes weight from predetermine distribution waveform according to a plurality of selection weight and



四、中文發明摘要 (發明之名稱：於八相移相鍵控裝置中可以節省記憶體空間之濾波裝置及方法)

英文發明摘要 (發明之名稱：REDUCED MEMORY ARCHITECTURE FOR EDGE MODULATOR)

stores to weight distribution waveform corresponding to weight. The combiner module according to the third vector decides a selected weight distribution waveform from the weight distribution module and combines selected weight distribution waveform to generate a transformed signal. The apparatus and method of present invention can save a large amount of memories used in wave filter process.



本案已向

國(地區)申請專利

申請日期

案號

主張優先權

無

有關微生物已寄存於

寄存日期

寄存號碼

無

## 五、發明說明 (1)

### 發明領域

本發明係關於一種濾波裝置及方法，特別是有關於一種應用於行動通訊裝置的濾波裝置及方法。

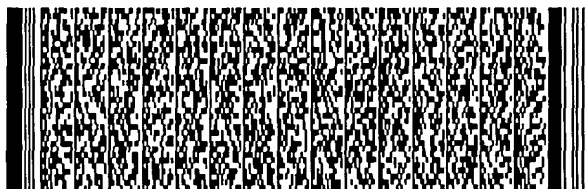
### 發明背景

為了提高現有行動電話與基地台數據處理能力，無線系統研發人員朝向所謂 2.5G 技術的發展，使無線通訊經營者可以無需更換整個電訊基礎設施就能向用戶提供語音和高速數據服務。

引發 2.5G 系統研發人員興趣的一項重要技術就是增強數據率 GSM (Enhanced Data for GSM Evolution, EDGE) 規範，它採用了改良的八相移相鍵控 (8PSK) 調變方式。EDGE 對當前 GSM 系統來說是一項革新性技術，它可提供高達 384 kbps 數據傳輸率，使系統能同時提供語音、數據、網際網路連接以及其它互連解決方案。而 GSM 5.04 提供了對於八相移相鍵控調變方式的規範。

請參考依據 GSM 5.04 (V8.0.8) 協定對於 EDGE 中八相移相鍵控 (8PSK) 調變方式的規定，依照此一協定，所謂八相移相鍵控的信號調變方法一般可分為三個步驟：首先，要將輸入經由一格雷碼映射 (Gray mapping)，接著進行一  $3\pi/8$  相位旋轉，最後再經過一濾波程序以得到一輸出，提供予後續一射頻系統來產生一相對應之射頻信號。

請參閱圖一及圖二，圖一為習知數位位元經格雷碼映射轉換成第一向量之示意圖，圖二為圖一之第一向量經  $3\pi$



## 五、發明說明 (2)

/8相位旋轉轉換成第二向量之示意圖。八相移相鍵控系統的輸入是一連串的數位位元，每三個一組的數位位元 ( $d_{3i}$ ,  $d_{3i+1}$ ,  $d_{3i+2}$ ) 會被當成為一個信號處理單元來加以處理。八相移相鍵控系統會將三個一組的數位位元，經格雷碼映射後轉換成一第一向量 ( $\hat{s}_i$ )，此第一向量會再經過  $3\pi$  /8相位旋轉轉換成一第二向量 ( $\hat{s}'_i$ )，此第二向量經過濾波程序輸出為一組調變信號 ( $I_i$ ,  $Q_i$ )。這組調變信號即為八相移相鍵控系統的輸出，可視為一基頻信號。基頻信號可提供予一射頻系統進行信號調變，目的是產生一適合無線通訊傳輸之用的射頻信號。這組調變信號 ( $I_i$ ,  $Q_i$ ) 亦可稱為  $y(t')$ ，其可簡單表示為：

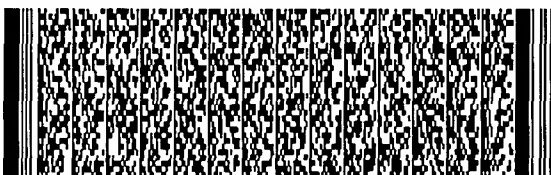
$$y(t') = \sum_i \hat{s}'_i \cdot c_0(t' - iT + \frac{1}{2}T) ; \text{ 其中, } T \text{ 為一個符號週期。}$$

上述表示方式可將理解為複數個第二向量與相對應事先選定的分配波形或稱濾波係數  $C_0(t)$  相乘後，再進行加總的結果。

## 發明概述

本發明係一種用於八相移相鍵控 (8PSK) 裝置之濾波裝置與方法。

該八相移相鍵控 (8PSK) 裝置包含一格雷碼映射模組、一  $3\pi$  /8相位旋轉模組以及一濾波裝置。該格雷碼映射模組係用來將每三個一組之數位位元經過一預定之映射程序





### 五、發明說明 (3)

映射為一相對應之第一向量。該  $3\pi/8$  相位旋轉模組係用來將該格雷碼映射模組目前所產生的第一向量的相位，經過一預定之相位旋轉程序加以旋轉，以產生一相對應之第二向量。該濾波裝置係用來執行濾波程序，並將該  $3\pi/8$  相位旋轉模組目前所產生之第二向量進行濾波，以產生該複數組中之一組相對應之調變信號。

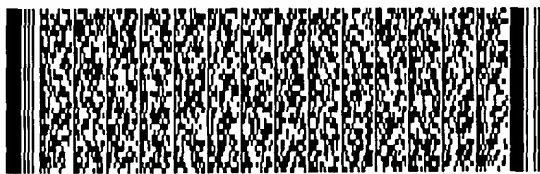
本發明之濾波裝置包含一  $\pi/16$  相位旋轉模組、一權值分配模組以及一組合模組 (combiner)。該  $\pi/16$  相位旋轉模組用來將該  $3\pi/8$  相位旋轉模組所產生之第二向量，再次旋轉  $\pi/16$  之角度，以產生一相對應之第三向量。該權值分配模組以複數個選定之權值對於一預定之分配波形進行權重分配並儲存為相對應之複數個權值分配波形。該組合模組係依據目前所產生之第三向量，而產生該組調變信號 ( $I_i, Q_i$ )。

本發明係一種關於八相移相鍵控 (8PSK) 裝置與方法的改良。由於濾波程序的改良，使得本發明相對於先前技術而言，可以大量節省濾波程序中所需的記憶體空間。

關於本發明之優點與精神可以藉由以下的發明詳述及所附圖式得到進一步的瞭解。

### 發明之詳細說明

請參閱圖三，圖三係為本發明之濾波裝置 20 及應用本發明之八相移相鍵控系統 10 的示意圖。本發明為一種用於一八相移相鍵控系統 10 之濾波裝置 20。八相移相鍵控系統



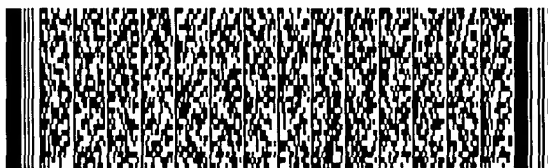
#### 五、發明說明 (4)

10是用來將一連串之數位位元 ( $d_{3i}, d_{3i+1}, d_{3i+2}$ )進行編碼，以輸出複數組相對應之調變信號 ( $I_i, Q_i$ )。八相移相鍵控系統 10包含有一格雷碼映射模組 11、 $-3\pi/8$ 相位旋轉模組 12以及一濾波裝置 20。

格雷碼映射模組 11係用來將每三個一組之數位位元經過一預定之映射程序映射為一相對應之第一向量  $S_i$ 。 $3\pi/8$ 相位旋轉模組 12係用來將格雷碼映射模組 11目前所產生的第一向量  $S_i$ 的相位，經過一預定之相位旋轉程序加以旋轉，以產生一相對應之第二向量  $\hat{S}_i$ 。濾波裝置 20係用來將該  $3\pi/8$ 相位旋轉模組 12目前所產生之第二向量  $\hat{S}_i$ 進行一濾波程序，以產生一組調變信號 ( $I_i, Q_i$ )。該組調變信號係為一基頻信號，可提供予一射頻系統 60以產生一相對應之射頻信號。

由於上述每三個一組之數位位元共僅有八種不同之排列，因而形成八種不同之數位位元組，分別是  $(1, 1, 1)$ 、 $(0, 1, 1)$ 、 $(0, 1, 0)$ 、 $(0, 0, 0)$ 、 $(0, 0, 1)$ 、 $(1, 0, 1)$ 、 $(1, 0, 0)$ 以及  $(1, 1, 0)$ 。格雷碼映射模組 11中所使用的預定映射程序，是將每一種數位位元組映射為具有相同幅度 (magnitude)但是不同相位 (phase)之相對應第一向量

$S_i$  ( $S_i = e^{j2\pi i/8}$ )，這些第一向量  $S_i$ 之間，相鄰兩者的相位差為  $\pi/4$ 。如圖一所示，二相鄰之第一向量的相位差  $\phi_1$ 為  $\pi/4$ 。



## 五、發明說明 (5)

請參閱圖二 B，圖二 B 為圖一所示之  $3\pi/8$  相位旋轉模組 12 中所使用的相位旋轉程序。 $3\pi/8$  相位旋轉模組 12 所使用的預定之相位旋轉程序如下： $3\pi/8$  相位旋轉模組 12 每次旋轉目前之第一向量  $S_i$  的相位，較  $3\pi/8$  相位旋轉模組 12 旋轉前一次之第一向量  $S_i$  的相位多  $3\pi/8$  之角度，因而產生相對應之第二向量  $\hat{S}_i$ 。第二向量  $\hat{S}_i$  ( $\hat{S}_i = S_i \cdot e^{j3\pi/8}$ ) 共僅有十六種可能性，且這些第二向量  $\hat{S}_i$  之間相鄰兩者的相位差為  $\pi/8$ 。如圖二所示，二相鄰之第二向量的相位差  $\phi_2$  為  $\pi/8$ 。格雷碼映射模組 11 中所使用的預定映射程序以及  $3\pi/8$  相位旋轉模組 12 中所使用的相位旋轉程序，係定義於 GSM5.04(V8.0.8) 協定中，為八相移相鍵控系統中的標準程序，在此不多加詳述。

如圖三所示，濾波裝置 20 包含有一  $\pi/16$  相位旋轉模組 13、一權值分配模組 33、以及一組合模組 (combiner) 3。  $\pi/16$  相位旋轉模組 13 係用來將  $3\pi/8$  相位旋轉模組 12 目前所產生之第二向量  $\hat{S}_i$ ，再次旋轉  $\pi/16$  之角度後，產生一相對應之第三向量  $\hat{S}'_i$  ( $\hat{S}'_i = \hat{S}_i \cdot e^{j\pi/16}$ )。權值分配模組 33 以複數個選定之權值對於一預定之分配波形進行權重分配並儲存為相對應之複數個權值分配波形。該預定之分配波形可分割為複數段次分配波形。權值分配模組 33 包含一具有複數個記憶單元 33b 之記憶體 33a，而每個記憶單元 33b 可用來儲存經過權重分配後之複數個權值次分



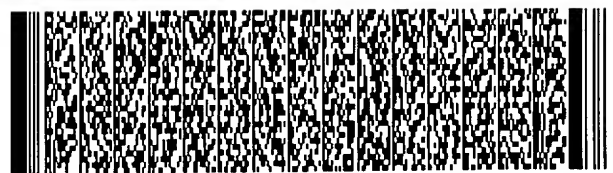
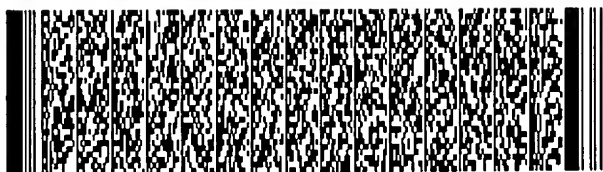
#### 五、發明說明 (6)

配波形。組合模組 (combiner) 3則依據目前所產生之第三向量  $\hat{s}_i$ ，決定自權值分配模組 33中要選擇出哪些權值分配波形，並將所選出的權值分配波形組合起來，以產生調變信號 ( $I_i, Q_i$ )。

請參閱圖四，圖四係為圖三所示之  $\pi/16$  相位旋轉模組 13旋轉  $\pi/16$  之角度示意圖。 $\pi/16$  相位旋轉模組 13可將每一第二向量  $\hat{s}_i$  轉成相對應的第三向量  $\hat{s}'_i$ ，以便讓組合模組 3處理成一定的編碼信號，藉著該編碼信號找到適當的濾波方式。第三向量  $\hat{s}'_i$  ( $\hat{s}'_i = \hat{s}_i \cdot e^{j\pi/16}$ ) 共僅有十六種可能性，且相鄰第三向量之間的相位差為  $\pi/8$ 。如圖四所示，二相鄰之第三向量的相位差  $\phi_3$  為  $\pi/8$ 。

每一第三向量  $\hat{s}'_i$  係由一實部與一虛部所組成。該實部係由一實部幅度與一實部符號所組成，其中該實部幅度係代表該實部之大小，該實部符號係代表該實部之正負值。該虛部係由一虛部幅度與一虛部符號所組成，其中該虛部幅度係代表該虛部之大小，該虛部符號係代表該虛部之正負值。而這些實部幅度與虛部幅度係取值於下列組合之一，該組合為  $\cos(\pi/16)$ 、 $\cos(3\pi/16)$ 、 $\cos(5\pi/16)$  與  $\cos(7\pi/16)$ 。

請參閱圖五，圖五係為本發明濾波裝置 20中組合模組 3的示意圖。組合模組 3係依據目前所產生之第三向量，經過一組合程序後，以產生該組調變信號。組合模組 3包含一編碼器 31、以及一位移暫存器 32。編碼器 31係依據每一



## 五、發明說明 (7)

第三向量  $\hat{s}_i$  之相位，將該第三向量  $\hat{s}_i$  進行一編碼程序，用以產生一相對應之編碼信號，所產生的編碼信號將在稍後進行之該組合程序中被使用。位移暫存器 32 包含有複數個暫存單元（未顯示），用來暫存目前以及先前編碼器 31 所編碼產生之該等編碼信號。權值分配模組 33 亦包含於組合模組 3 中，而權值分配模組 33 所選定之該等權值係取值於下列組合之一，該組合為  $\cos(\pi / 16)$ 、 $\cos(3\pi / 16)$ 、 $\cos(5\pi / 16)$  與  $\cos(7\pi / 16)$ 。

如圖五所示，組合模組 3 另包含一控制器 34、一符號指定器 35 以及一加總器 36。控制器 34 以依據該等暫存單元中所暫存之該等實部幅度編碼，而分別自權值分配模組 33 中選擇出相對應之權值分配波形。權值分配波形為目前編碼信號以及先前 4 組編碼信號分別依據複數個選定之權值而成。

符號指定器 35 包含有複數個符號指定單元 37。符號指定器 35 係在控制器 34 之控制下，依據該等實部符號編碼或虛部符號編碼，分別將控制器 34 所選擇出之該等權值分配波形，加以指定相對應之正負符號。加總器 36 係將符號指定器 35 所指定完符號之該等權值分配波形相加起來，以產生該組調變信號。

控制器 34 另依據該等暫存單元中所暫存之該等虛部幅度編碼，而分別自權值分配模組 33 中選擇出相對應之權值分配波形。經由控制器 34 之控制，由符號指定器 35 依據該



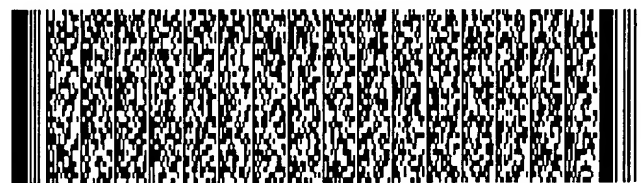
#### 五、發明說明 (8)

等虛部符號編碼，分別將控制器 34 所選擇出之該等權值分配波形指定相對應之正負符號。最後再由加總器 36 來將符號指定器 35 所指定完符號之該等權值分配波形相加起來，以產生該虛部調變信號。調變信號包含一實部調變信號  $I_i$  與一虛部調變信號  $Q_i$ 。

本發明濾波裝置 20 所進行之濾波程序係將目前與之前預定數目的輸入向量分別乘上預定的分配波形，最後再經過累加求合以得出該組調變信號以成為輸出。濾波程序的實際作法有很多種，本發明則將僅有的 16 種輸入向量與事先給定的分配波形相乘積後所得出的複數個權值分配波形，事先就算出而預先儲存在之記憶體中。

因此，當有一輸入向量輸入濾波裝置 20 時，濾波裝置 20 可直接從記憶體 33a 預存的資料所形成的對照表 (look-up table) 中選取出一組相對應的資料，再經過簡單的累加求和以輸出該組調變信號。相較於習知技術，原本進行相乘所需要昂貴的乘法器就可以被取代而省下。而在記憶體 33a 中的預存資料則可以進一步因本發明特殊的信號處理，而依據三角函數對稱性的規律加以簡化，最高可以較原先須儲存資料減少 8~10 倍，如此一來，可大量節省八相移相鍵控系統中的記憶體空間。

此外， $\pi/16$  相位旋轉模組 13 執行了本發明之濾波裝置 20 中特殊的信號處理方式。 $\pi/16$  相位旋轉模組 13 係用來將  $3\pi/8$  相位旋轉模組 12 目前所產生之第二向量，再次旋轉  $\pi/16$  之角度後，產生一相對應之第三向量，目的是

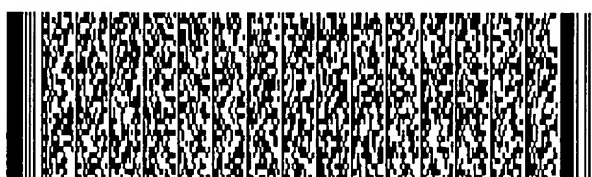
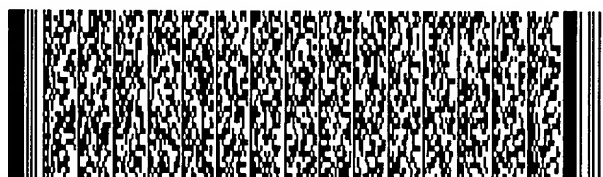


#### 五、發明說明 (9)

要使不同的第三向量之間具有更優越的對稱性，以便後續能進一步更加簡化，達到節省記憶體空間的效果。

請參閱表一，表一係為圖五所示之編碼器 31 進行之編碼程序之一實施例所使用的編碼表 30。該編碼程序係為依據目前第三向量  $\hat{s}_i$  的實部 30a 與虛部 30b，從編碼表 30 中查得其編碼信號 30c。每一該等編碼信號 30c 包含一實部幅度編碼  $E_{c_i}$ 、一實部符號編碼  $S_{c_i}$ 、一虛部幅度編碼  $E_{s_i}$  與一虛部符號編碼  $S_{s_i}$ 。本發明之一較佳實施例中，實部與虛部幅度編碼各僅需 2 位元，而實部與虛部符號編碼各僅需 1 位元。也就是說每一編碼信號共為 6 位元。依據三角函數規則，該等第三向量相對應之該等實部幅度與該等虛部幅度係取值於下列組合之一，該組合為： $\cos(\pi/16)$ 、 $\cos(3\pi/16)$ 、 $\cos(5\pi/16)$  與  $\cos(7\pi/16)$ 。因此，可發現表一中的任一實部幅度與虛部幅度均為上述其中一組。而這四組實部幅度編碼  $E_{c_i}$  分別為  $\cos(\pi/16)$ : (00, 1)、 $\cos(3\pi/16)$ : (01, 1)、 $\cos(5\pi/16)$ : (10, 1) 與  $\cos(7\pi/16)$ : (11, 1)。

舉例說明第三向量編碼為相對應編碼信號的過程，請參閱圖四。首先，於圖四中選定一編號 12 之第三向量，也就等同於表一中的 p 為 12。再依據一實部換算式  $\cos(\pi(2p+1)/16)$  以及一虛部換算式  $\sin(\pi(2p+1)/16)$ ，得到  $\cos(25\pi/16)$  以及  $\sin(25\pi/16)$ 。但依據三角函數規則可推導出  $\cos(25\pi/16) = \cos(7\pi/16)$  以及  $\sin(25\pi/16) =$



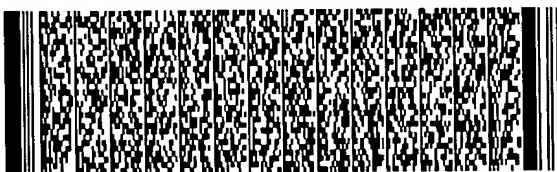
## 五、發明說明 (10)

$-\cos(\pi/16)$ 。因此，可得到該實部幅度編碼  $E_{ci}$  為 11 (二進位)、該實部符號編碼  $S_{ci}$  為 1 (二進位)、該虛部幅度編碼  $E_{si}$  為 00 (二進位) 與該虛部符號編碼  $S_{si}$  為 0 (二進位)，因此編號 12 之第三向量相對應的編碼信號為 (11, 1, 00, 0)。其中，實部符號編碼  $S_{ci}$  或虛部符號編碼  $S_{si}$  為 0 時表示為一負數。

基於 GSM5.04(V8.0.8) 協議規定，在本發明中相當於輸出之該組調變信號的產生，與目前輸入向量以及先前輸入向量有關聯編碼信號以及先前 4 組編碼信號有關聯。例如：圖五所示之  $E_{ci-1}$  表示前一組編碼信號的實部幅度編碼。因此需要暫存目前以及先前的編碼信號，以利組合模組於後續的組合程序中加以利用而產生該組調變信號。

權值分配模組 33 係以複數個選定之權值對於一預定之分配波形進行權重分配並儲存為相對應之複數個權值分配波形。權值分配模組 33 中所選定之複數個權值，即為表一中所有第三向量之實部與虛部可能的大小，也就是分別為  $\cos(\pi/16)$ 、 $\cos(3\pi/16)$ 、 $\cos(5\pi/16)$  與  $\cos(7\pi/16)$ 。

請參閱圖六，圖六係為圖五之濾波裝置 20 中該預定之分配波形示意圖。依據 GSM5.04(V8.0.8) 協議規定，濾波係數  $C_0(t)$  之定義如下：





五、發明說明 (11)

$$c_0(t) = \begin{cases} \prod_{i=0}^3 S(t+iT), & \text{for } 0 \leq t \leq 5T \\ 0, & \text{else} \end{cases}$$

where

$$S(t) = \begin{cases} \sin(\pi \int_0^t g(t') dt'), & \text{for } 0 \leq t \leq 4T \\ \sin(\frac{\pi}{2} - \pi \int_0^{t-4T} g(t') dt'), & \text{for } 4T < t \leq 8T \\ 0, & \text{else} \end{cases}$$

$$g(t) = \frac{1}{2T} \left( Q(2\pi \cdot 0.3 \frac{t-5T/2}{T \sqrt{\log_2(2)}}) - Q(2\pi \cdot 0.3 \frac{t-3T/2}{T \sqrt{\log_2(2)}}) \right)$$

and

$$Q(t) = \frac{1}{\sqrt{2\pi}} \int_t^{\infty} e^{-\frac{\tau^2}{2}} d\tau.$$

依據 GSM5.04(V8.0.8)協議對於八相移相鍵控系統之

輸出 (該組調變信號) 的規定： $y(t) = \sum_i \hat{s}_i \cdot c_0(t-iT + \frac{1}{2}T)$ ，輸出之

產生與目前輸入向量以及先前四組輸入向量有關

( $i=0 \sim 4$ )，因此本發明之位移暫存器 32 中原則上暫存有包含目前以及先前四組之共五組之編碼信號

( $Ec_i, Sc_i, Es_i, Ss_i$ )。而分配波形也原則上分割為五段次分配波形  $Co_i(t)$ ，( $i=0 \sim 4$ )，以分別搭配代表五個輸入向量之五組編碼信號。

權值分配模組 33 則包含一具有五個記憶單元 33b 之記憶體，每個記憶單元 33b 可用來儲存經過權重分配後之複



## 五、發明說明 (12)

數個權值次分配波形。舉例而言，圖三最右側所示意的記憶單元係用來儲存次分配波形  $Co_4(t)$  與不同權值相乘後的資料： $\cos(\pi/16) \cdot Co_4(t)$ 、 $\cos(3\pi/16) \cdot Co_4(t)$ 、 $\cos(5\pi/16) \cdot Co_4(t)$  與  $\cos(7\pi/16) \cdot Co_4(t)$ 。而實際上每一段權值次分配波形中要取樣多少點來儲存，則視系統實際的需由與記憶單元容量大小而定，一般而言，每一段權值次分配波形中取樣率應至少有 16 點，才不會造成失真。

請參閱圖七及圖八，圖七係為濾波係數  $Co(t)$  對  $5T$  的一分配波形，圖八係為濾波係數  $Co(t)$  對  $4T$  的分配波形。由圖七可以清楚地看出圖上所標示之  $I$  的前半部與  $V$  的後半部趨近於零，因此，可以認為是可以忽略掉這兩部分。基於分配波形圖所分的每一段落長度仍為  $T$ ，因此，忽略掉圖七所示之  $I$  的前半部與  $V$  的後半部後，而剩下未忽略的部分，改分成 4 個  $T$  段落，如圖八所示。換句話說，於由省略的段落對於濾波過程影響極小，因此改成使用 4 個記憶單元對應剩下未忽略段落，不但不會影響濾波結果的正確性，也能節省記憶體的使用。其中，本發明較佳實施例的 4 個記憶單元所預先儲存的資料分別為：

$$ROM_4(k) = \begin{cases} \cos(\pi/16) \cdot C_0'(3 \cdot OVS + k); & 0 \leq k \leq OVS - 1 \\ \cos(3\pi/16) \cdot C_0'(2 \cdot OVS + k); & OVS \leq k \leq 2OVS - 1 \\ \cos(5\pi/16) \cdot C_0'(1 \cdot OVS + k); & 2OVS \leq k \leq 3OVS - 1 \\ \cos(7\pi/16) \cdot C_0'(k); & 3OVS \leq k \leq 4OVS - 1 \end{cases}$$



## 五、發明說明 (13)

$$ROM_3(k) = \begin{cases} \cos(\pi/16) \cdot C'_0(2 \cdot OVS + k); & 0 \leq k \leq OVS - 1 \\ \cos(3\pi/16) \cdot C'_0(OVS + k); & OVS \leq k \leq 2OVS - 1 \\ \cos(5\pi/16) \cdot C'_0(k); & 2OVS \leq k \leq 3OVS - 1 \\ \cos(7\pi/16) \cdot C'_0(k - OVS); & 3OVS \leq k \leq 4OVS - 1 \end{cases}$$

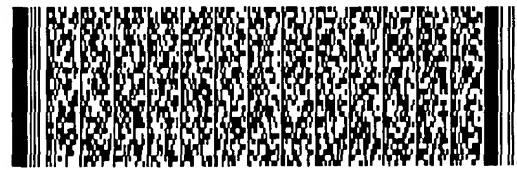
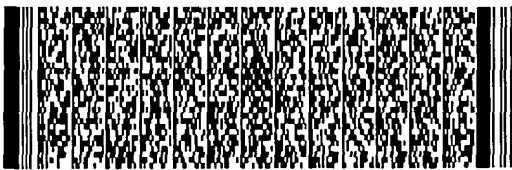
$$ROM_2(k) = \begin{cases} \cos(\pi/16) \cdot C'_0(OVS + k); & 0 \leq k \leq OVS - 1 \\ \cos(3\pi/16) \cdot C'_0(k); & OVS \leq k \leq 2OVS - 1 \\ \cos(5\pi/16) \cdot C'_0(k - OVS); & 2OVS \leq k \leq 3OVS - 1 \\ \cos(7\pi/16) \cdot C'_0(k - 2OVS); & 3OVS \leq k \leq 4OVS - 1 \end{cases}$$

$$ROM_1(k) = \begin{cases} \cos(\pi/16) \cdot C'_0(k); & 0 \leq k \leq OVS - 1 \\ \cos(3\pi/16) \cdot C'_0(k - OVS); & OVS \leq k \leq 2OVS - 1 \\ \cos(5\pi/16) \cdot C'_0(k - 2OVS); & 2OVS \leq k \leq 3OVS - 1 \\ \cos(7\pi/16) \cdot C'_0(k - 3OVS); & 3OVS \leq k \leq 4OVS - 1 \end{cases}$$

其中，採樣率  $OVS$  (oversampling rate) 為 16 點。

請參閱圖九，圖九係為本發明另一實施例之濾波裝置中一組合模組 3 示意圖。由於預存在權值分配模組 33 (圖五) 的分配波形可忽略部分段落，因此，組合模組 3 之權值分配模組 33 所使用的記憶單元減為 4 組，以達到省節記憶體的效果。同理，本發明較佳具體圖九所示之實施例中所產生的一組調變信號，只與目前編碼信號以及先前 3 組編碼信號有關聯。因此，目前濾波程序只處理 4 組信號。以下將依據本實施條件，說明本發明之濾波方法。

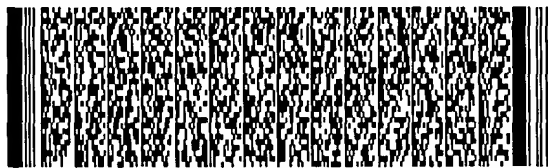
如圖九所示，本發明之濾波裝置預先以複數個選定之權值對於一預定之分配波形進行權重分配，以得出相對應之複數個權值分配波形，並加以儲存於一權值分配模組 33 中。接著，以編碼器 31 藉著表一之編碼表所提供的數據進行編碼，以產生一相對應於前述所產生的第三向量之編碼



##### 五、發明說明 (14)

信號 ( $E_{c_i}, S_{c_i}, E_{s_i}, S_{s_i}$ )。而每一編碼信號包含一實部幅度編碼  $E_{c_i}$ 、一實部符號編碼  $S_{c_i}$ 、一虛部幅度編碼  $E_{s_i}$  與一虛部符號編碼  $S_{s_i}$ 。然後，將目前以及先前該編碼器 31 所編碼產生之該等編碼信號 ( $E_{c_i}, S_{c_i}, E_{s_i}, S_{s_i}$ ) 暫存在位移暫存器 32。然後，依據所暫存之該等實部幅度編碼  $E_{c_i}$  或虛部幅度編碼  $E_{s_i}$ ，而分別自該權值分配模組 33 中選擇出相對應之權值分配波形。接著，以符號指定器 35 依據前述該等編碼信號 ( $E_{c_i}, S_{c_i}, E_{s_i}, S_{s_i}$ ) 的實部符號編碼  $S_{c_i}$  或虛部符號編碼  $S_{s_i}$ ，分別將所選擇出之該等權值分配波形指定相對應之正負符號。最後，以加總器 36 將所選出的權值分配波形組合起來，以產生包含實部調變信號與虛部調變信號的調變信號 ( $I_i, Q_i$ )。

藉由以上較佳具體實施例之詳述，係希望能更加清楚描述本發明之特徵與精神，而並非以上述所揭露的較佳具體實施例來對本發明之範疇加以限制。相反地，其目的是希望能涵蓋各種改變及具相等性的安排於本發明所欲申請之專利範圍的範疇內。因此，本發明所申請之專利範圍的範疇應該根據上述的說明作最寬廣的解釋，以致使其涵蓋所有可能的改變以及具相等性的安排。



## 圖式簡單說明

### 圖式之簡易說明

圖一為習知數位位元經雷碼映射轉換成第一向量之示意圖。

圖二為圖一之第一向量經  $3\pi/8$  相位旋轉轉換成第二向量之示意圖。

圖三係為本發明之濾波裝置 20 及應用本發明之八相移相鍵控系統的示意圖。

圖四係為圖三所示之  $\pi/16$  相位旋轉模組旋轉  $\pi/16$  之角度示意圖。

圖五係為本發明濾波裝置中組合模組的示意圖。

圖六係為圖五之濾波裝置中該預定之分配波形示意圖。

圖七係為濾波係數  $C_o(t)$  對  $5T$  的一分配波形。

圖八係為濾波係數  $C_o(t)$  對  $4T$  的分配波形。

圖九係為本發明另一實施例之濾波裝置中一組合模組示意圖。

表一係為圖五所示之編碼器進行之編碼程序之一實施例所使用的編碼表。

### 圖式之標號說明

10: 八相移相鍵控系統

11: 格雷碼映射模組

12:  $3\pi/8$  相位旋轉模組

20: 濾波裝置

13:  $\pi/16$  相位旋轉模組

33: 權值分配模組

3: 組合模組

33b: 記憶單元



圖式簡單說明

33a: 記憶體

30: 編碼表

30a: 第三向量  $\hat{s}'$  的實部

30b: 第三向量  $\hat{s}'$  的虛部

30c: 編碼信號

34: 控制器

35: 符號指定器

36: 加總器控制器

37: 符號指定單元

60: 射頻系統



## 六、申請專利範圍

1、一種用於一八相移相鍵控(8PSK)系統之濾波裝置，該八相移相鍵控系統係用來將一連串之數位位元進行編碼，以輸出複數組相對應之調變信號，該八相移相鍵控系統包含：

一格雷碼映射模組，用來將每三個一組之數位位元經過一預定之映射程序映射為一相對應之第一向量；

一  $3\pi/8$  相位旋轉模組，用來將該格雷碼映射模組目前所產生的第一向量的相位，經過一預定之相位旋轉程序加以旋轉，以產生一相對應之第二向量；以及

一濾波裝置，用來將該  $3\pi/8$  相位旋轉模組目前所產生之第二向量進行濾波，以產生該複數組中之一組相對應之調變信號；

該濾波裝置另包含：

一  $\pi/16$  相位旋轉模組，用來將該  $3\pi/8$  相位旋轉模組目前所產生之第二向量，再次旋轉  $\pi/16$  之角度，以產生一相對應之第三向量；

一權值分配模組，以複數個選定之權值對於一預定之分配波形進行權重分配並儲存為相對應之複數個權值分配波形；以及

一組合模組，依據目前所產生之第三向量，決定自該權值分配模組中要選擇出哪些權值分配波形，並將所選出的權值分配波形組合起來，以產生該組調變信號。

2、如申請範圍第1項所述之濾波裝置，其中上述每三個



#### 六、申請專利範圍

一組之數位位元共有八種不同之排列，因此形成八種不同之數位位元組，該預定之映射程序如下：將每一種數位位元組映射為具有相同幅度但是不同相位之相對應第一向量，該等第一向量之間相鄰兩者的相位差為  $\pi/4$ 。

3、如申請範圍第 1 項所述之濾波裝置，其中該預定之相位旋轉程序如下：該  $3\pi/8$  相位旋轉模組每次旋轉目前之第一向量的相位，係較該  $3\pi/8$  相位旋轉模組旋轉前一次之第一向量的相位多  $3\pi/8$  之角度，因此產生該相對應之第二向量。

4、如申請範圍第 2 項所述之濾波裝置，其中經過該  $3\pi/8$  相位旋轉模組所旋轉產生出的該複數個第二向量共僅有十六種可能性，且該等第二向量之間相鄰兩者的相位差為  $\pi/8$ 。

5、如申請範圍第 1 項所述之濾波裝置，其中經過該  $\pi/16$  相位旋轉模組所旋轉產生出的該複數個第三向量共僅有十六種可能性，且該等第三向量之間相鄰兩者的相位差為  $\pi/8$ 。

6、如申請範圍第 5 項所述之濾波裝置，其中每一該等第三向量係由一實部與一虛部所組成，該實部係由一實部幅度與一實部符號所組成，該實部幅度係代表該實部之大





#### 六、申請專利範圍

小，該實部符號係代表該實部之正負值；而該虛部係由一虛部幅度與一虛部符號所組成，該虛部幅度係代表該虛部之大小，該虛部符號係代表該虛部之正負值。

7、如申請範圍第 6 項所述之濾波裝置，其中所有該等第三向量相對應之該等實部幅度與該等虛部幅度係取值於下列組合之一，該組合為： $\cos(\pi / 16)$ 、 $\cos(3\pi / 16)$ 、 $\cos(5\pi / 16)$ 與  $\cos(7\pi / 16)$ 。

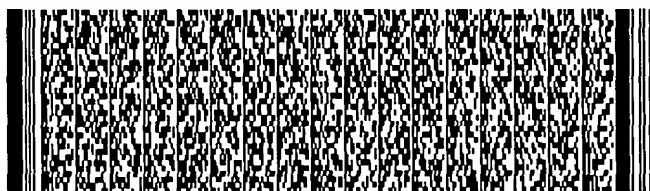
8、如申請範圍第 1 項所述之濾波裝置，其中該權值分配模組係包含於該組合模組中，且該權值分配模組所選定之該等權值係取值於下列組合之一，該組合為： $\cos(\pi / 16)$ 、 $\cos(3\pi / 16)$ 、 $\cos(5\pi / 16)$ 與  $\cos(7\pi / 16)$ 。

9、如申請範圍第 8 項所述之濾波裝置，其中該權值分配模組中所選定之該等權值係可經由三角函數規則而推導出所有該等第三向量。

10、如申請範圍第 1 項所述之濾波裝置，其中該組合模組另包含：

一編碼器，以依據每一該第三向量之相位來將該第三向量進行編碼以產生一相對應之編碼信號；以及

一位移暫存器，包含有複數個暫存單元，用來暫存目前以及先前該編碼器所編碼產生之該等編碼信號。



## 六、申請專利範圍

11、如申請範圍第10項所述之濾波裝置，其中每一該等編碼信號包含一實部幅度編碼、一實部符號編碼與一虛部幅度編碼與一虛部符號編碼。

12、如申請範圍第11項所述之濾波裝置，其中該組調變信號包含一實部調變信號與一虛部調變信號。

13、如申請範圍第12項所述之濾波裝置，其中該組合模組另包含：

一控制器，以依據該等暫存單元中所暫存之該等實部幅度編碼，而分別自該權值分配模組中選擇出相對應之權值分配波形；

一符號指定器，經由該控制器之控制下，以依據該等實部符號編碼，分別將該控制器所選擇出之該等權值分配波形指定相對應之正負符號；以及

一加總器，用來將該符號指定器所指定完符號之該等權值分配波形相加起來，以產生該實部調變信號。

14、如申請範圍第13項所述之濾波裝置，其中該控制器另依據該等暫存單元中所暫存之該等虛部幅度編碼，而分別自該權值分配模組中選擇出相對應之權值分配波形；並經由該控制器之控制下，由該符號指定器依據該等虛部符號編碼，分別將該控制器所選擇出之該等權值分配波形指定



#### 六、申請專利範圍

相對應之正負符號；最後再由該加總器來將該符號指定器所指定完符號之該等權值分配波形相加起來，以產生該虛部調變信號。

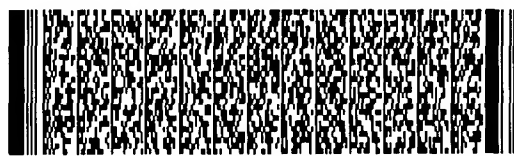
15、如申請範圍第 13 項所述之濾波裝置，其中該符號指定器包含有複數個符號指定單元，每一該符號指定單元係依據該實部符號編碼與該虛部符號編碼，來相對應指定該控制器所選擇之該等權值分配波形的正負符號。

16、如申請範圍第 11 項所述之濾波裝置，其中該編碼信號共具有 6 位元，該實部幅度編碼係為 2 位元，該實部符號編碼為 1 位元，該虛部幅度編碼為 2 位元，而該虛部符號編碼為 1 位元。

17、如申請範圍第 1 項所述之濾波裝置，其中該預定之分配波形可分割為複數段次分配波形，該權值分配模組則包含一具有複數個記憶單元之記憶體，每個記憶單元可用來儲存經過權重分配後之複數個權值次分配波形。

18、如申請範圍第 1 項所述之濾波裝置，其中該組調變信號係為一基頻信號，可提供予一射頻系統以產生一相對應之射頻信號。

19、一種用於一八相移相鍵控 (8PSK) 系統之濾波方法，該



## 六、申請專利範圍

八相移相鍵控系統係用來將一連串之數位位元進行編碼，以輸出複數組相對應之調變信號，該八相移相鍵控系統包含：

一格雷碼映射模組，用來將每三個一組之數位位元經過一預定之映射程序映射為一相對應之第一向量；

一  $3\pi/8$  相位旋轉模組，用來將該格雷碼映射模組目前所產生的第一向量的相位，經過一預定之相位旋轉程序加以旋轉，以產生一相對應之第二向量；以及

一濾波裝置，用來將該  $3\pi/8$  相位旋轉模組目前所產生之第二向量進行濾波，以產生該複數組中之一組相對應之調變信號；

該濾波方法包含：

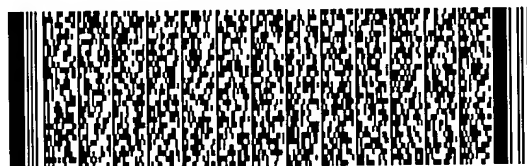
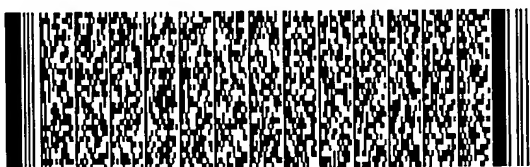
將該  $3\pi/8$  相位旋轉模組目前所產生之第二向量，再次旋轉  $\pi/16$  之角度，以產生一相對應之第三向量；

以複數個選定之權值對於一預定之分配波形進行權重分配，以得出相對應之複數個權值分配波形，並加以儲存於一權值分配模組中；以及

依據目前所產生之第三向量，決定要選擇出上述中哪些權值分配波形，並將所選出的權值分配波形組合起來，以產生該組調變信號。

20、如申請範圍第 19 項所述之濾波方法，其中該濾波方法另包含：

依據每一該第三向量之相位來將該第三向量進行編碼



## 六、申請專利範圍

以產生一相對應之編碼信號；以及

暫存目前以及先前該編碼器所編碼產生之該等編碼信號。

21、如申請範圍第20項所述之濾波方法，其中每一該等編碼信號包含一實部幅度編碼、一實部符號編碼與一虛部幅度編碼與一虛部符號編碼。

22、如申請範圍第21項所述之濾波方法，其中該組調變信號包含一實部調變信號與一虛部調變信號。

23、如申請範圍第22項所述之濾波方法，其中該濾波方法另包含：

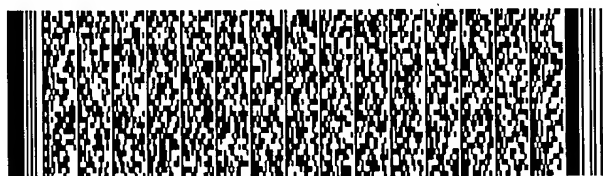
依據所暫存之該等實部幅度編碼，而分別自該權值分配模組中選擇出相對應之權值分配波形；

依據該等實部符號編碼，分別將所選擇出之該等權值分配波形指定相對應之正負符號；以及

將所指定完符號之該等權值分配波形相加起來，以產生該實部調變信號。

24、如申請範圍第23項所述之濾波方法，其中該濾波方法另包含：

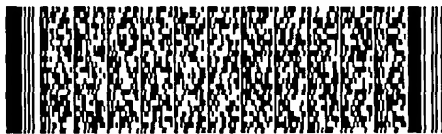
依據所暫存之該等虛部幅度編碼，而分別自該權值分配模組中選擇出相對應之權值分配波形；



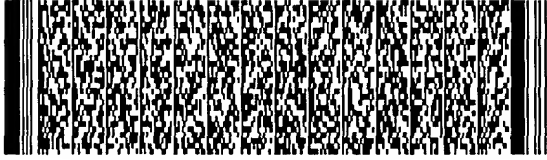
#### 六、申請專利範圍

依據該等虛部符號編碼，分別將所選擇出之該等權值分配波形指定相對應之正負符號；以及

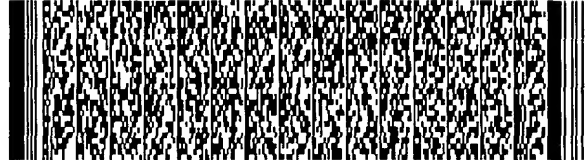
將所指定完符號之該等權值分配波形相加起來，以產生該虛部調變信號。



第 1/28 頁



第 2/28 頁



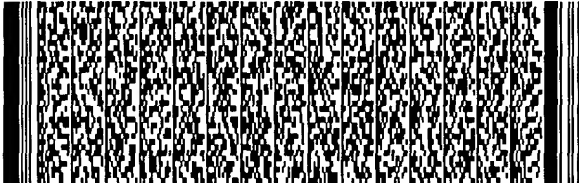
第 2/28 頁



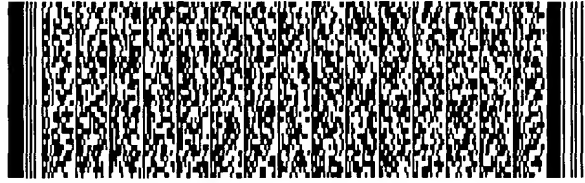
第 3/28 頁



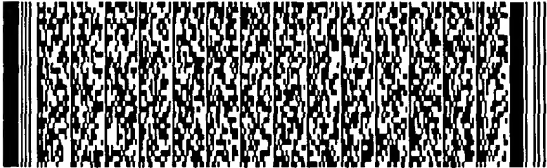
第 5/28 頁



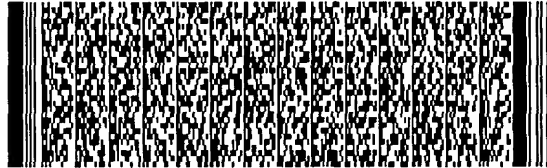
第 5/28 頁



第 6/28 頁



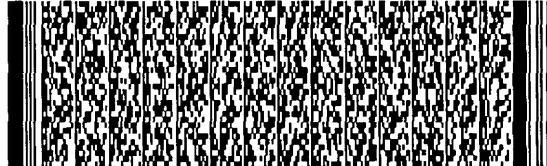
第 6/28 頁



第 7/28 頁



第 7/28 頁



第 8/28 頁



第 8/28 頁



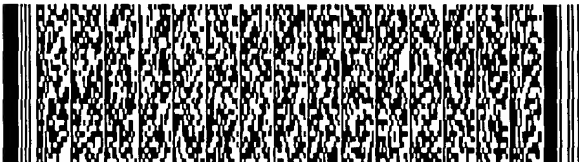
第 9/28 頁



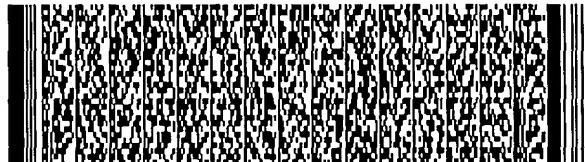
第 9/28 頁



第 10/28 頁



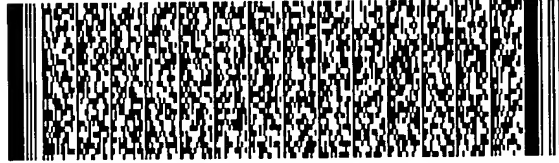
第 10/28 頁



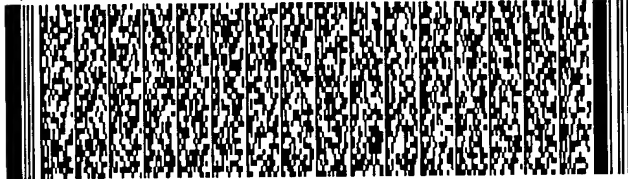
第 11/28 頁



第 11/28 頁



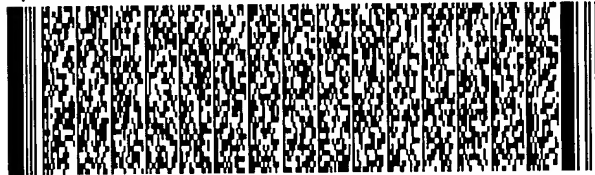
第 12/28 頁



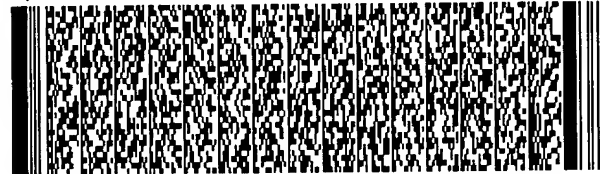
第 12/28 頁



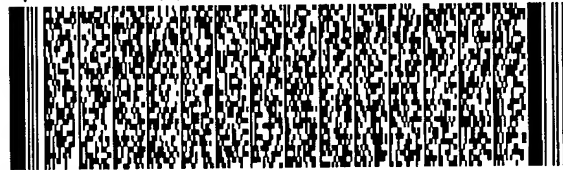
第 13/28 頁



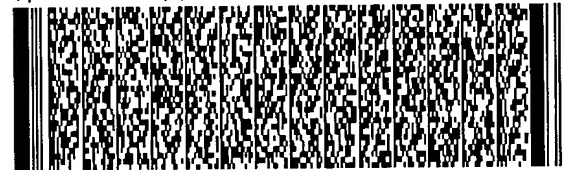
第 13/28 頁



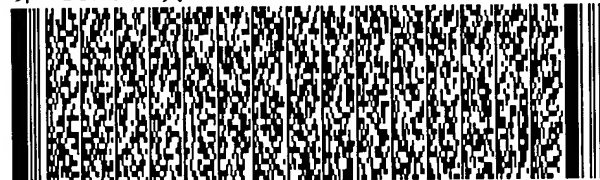
第 14/28 頁



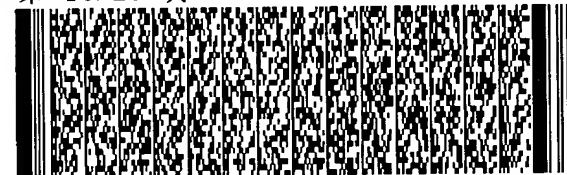
第 14/28 頁



第 15/28 頁



第 16/28 頁



第 16/28 頁



第 17/28 頁



第 17/28 頁



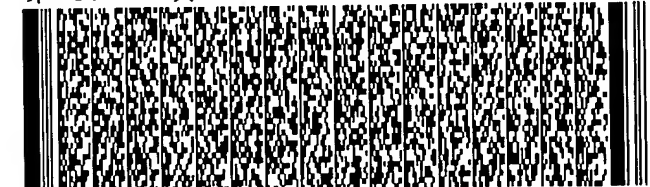
第 18/28 頁



第 18/28 頁

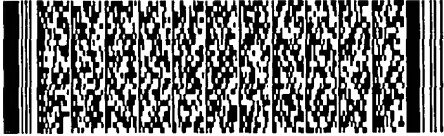


第 19/28 頁





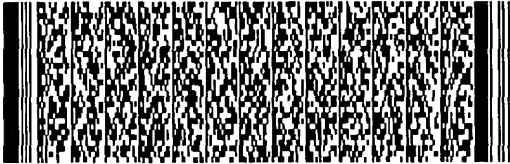
第 20/28 頁



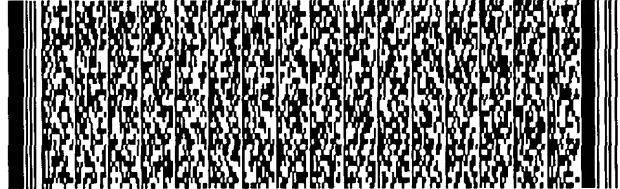
第 21/28 頁



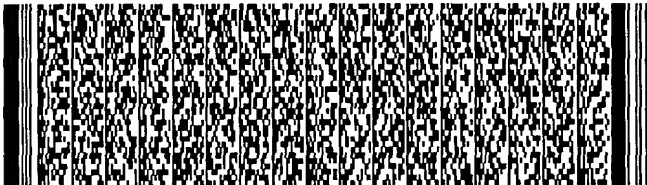
第 21/28 頁



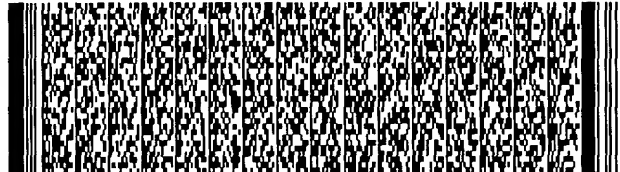
第 22/28 頁



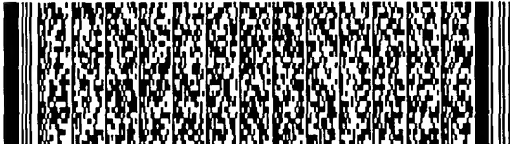
第 23/28 頁



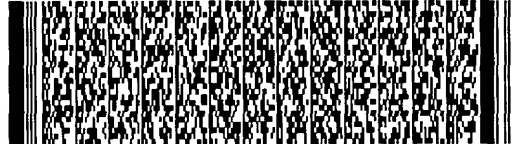
第 24/28 頁



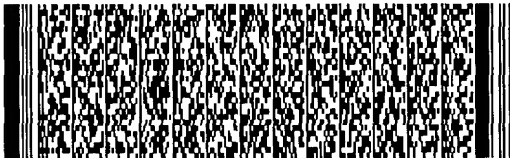
第 25/28 頁



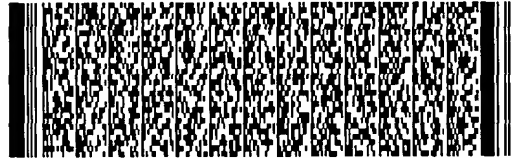
第 25/28 頁



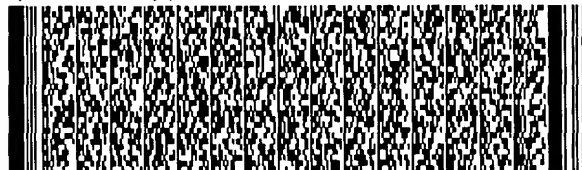
第 26/28 頁



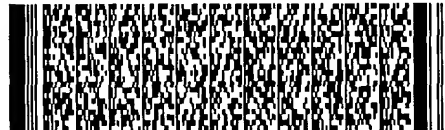
第 26/28 頁

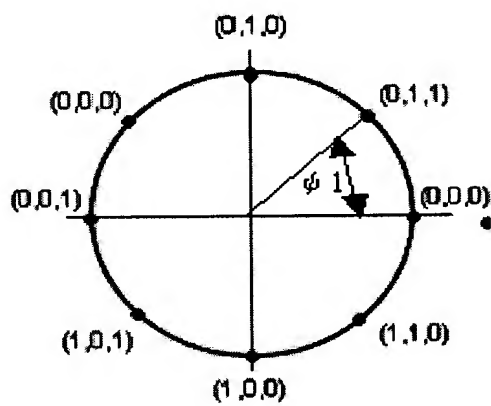


第 27/28 頁

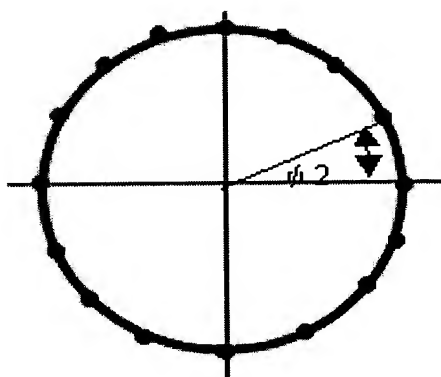


第 28/28 頁

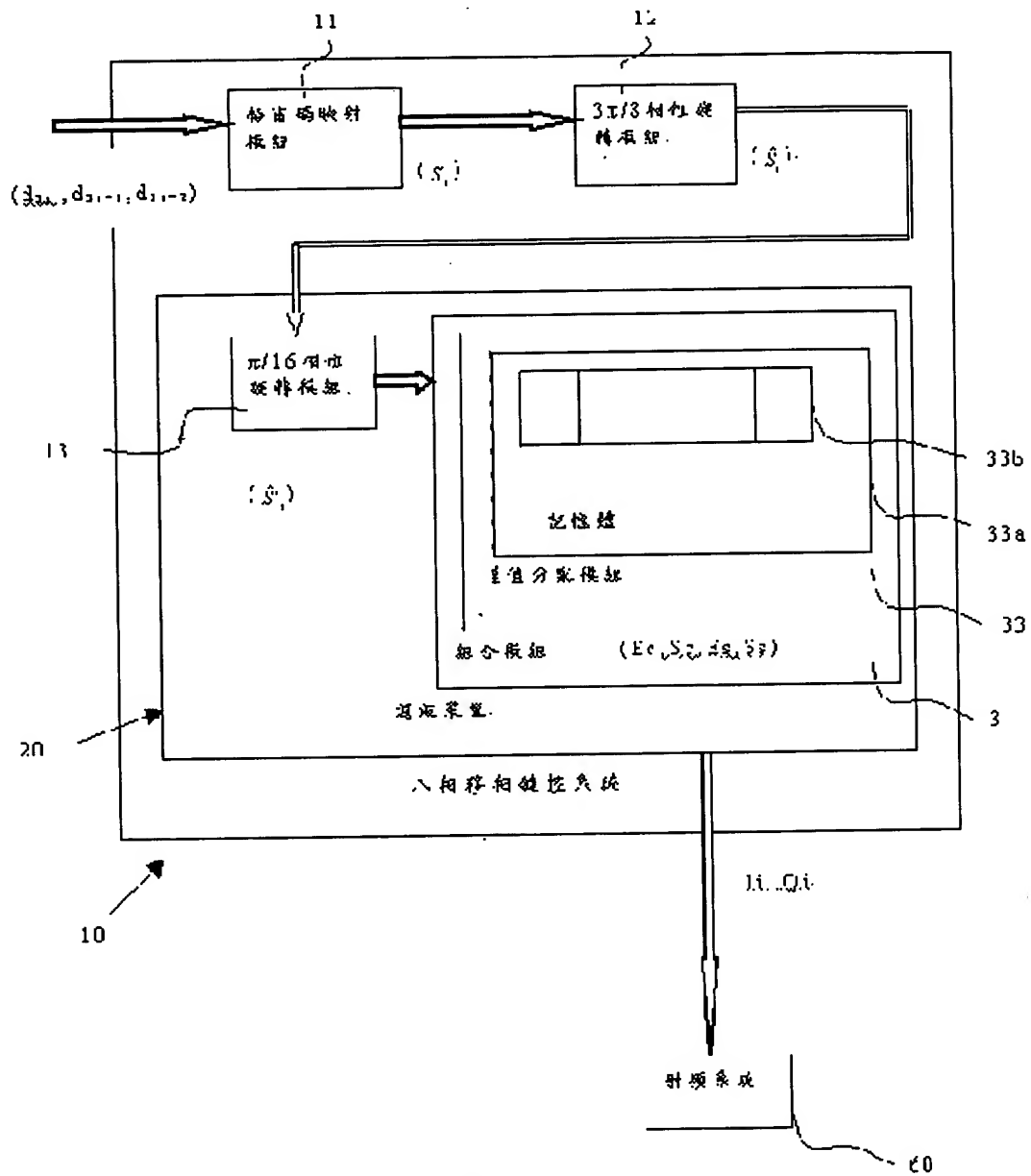




圖一



圖二



圖三

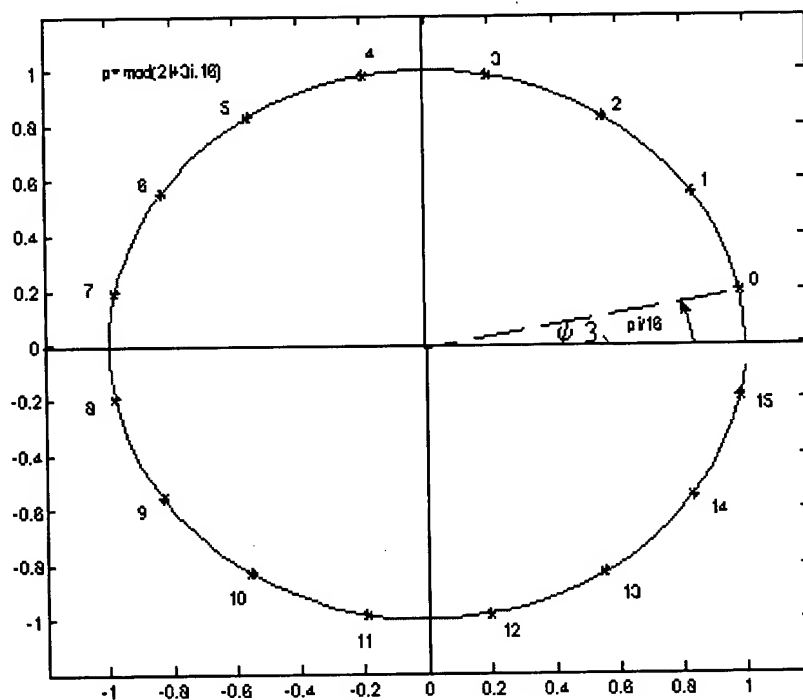


圖 4

圖式

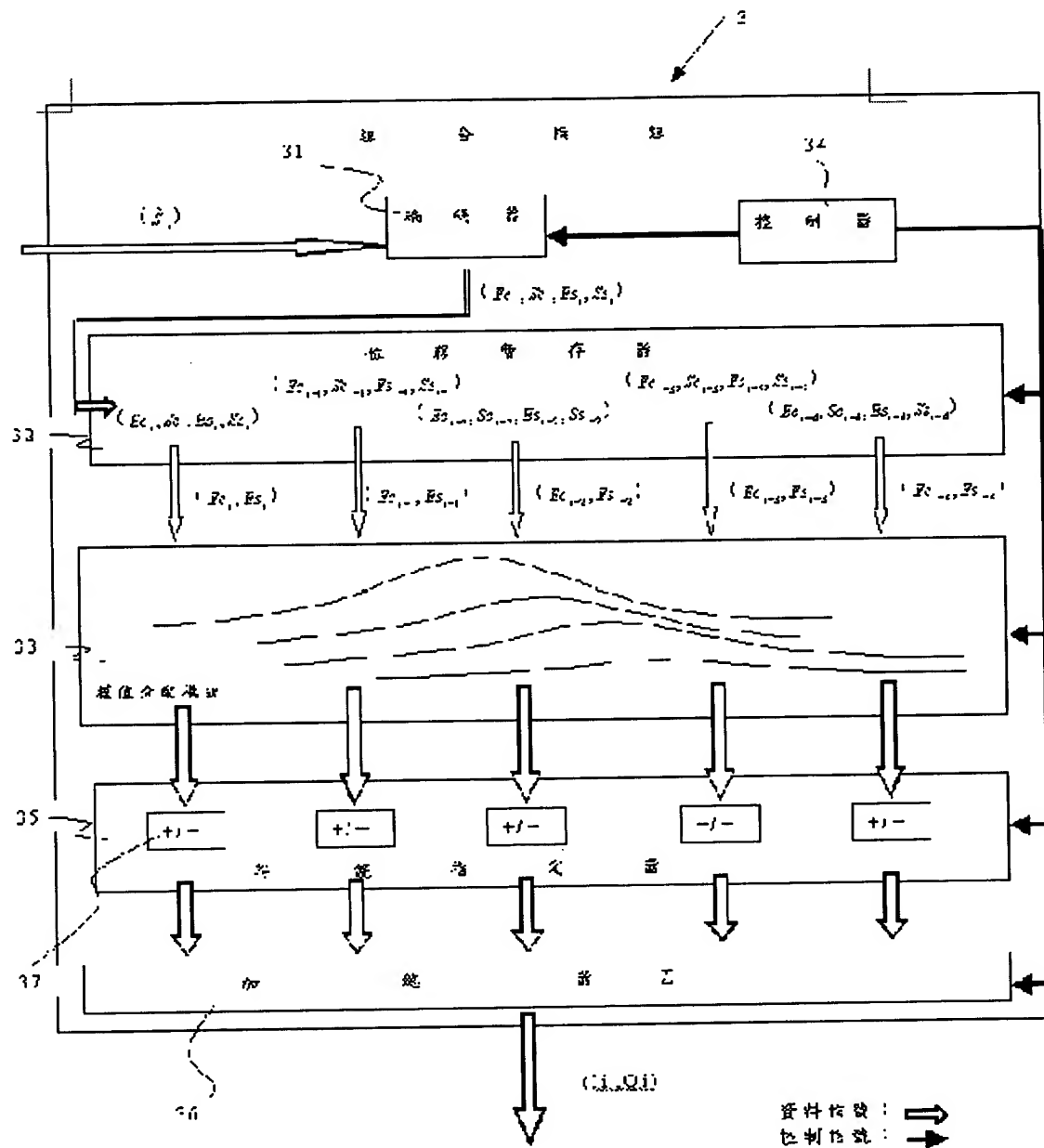


圖 1

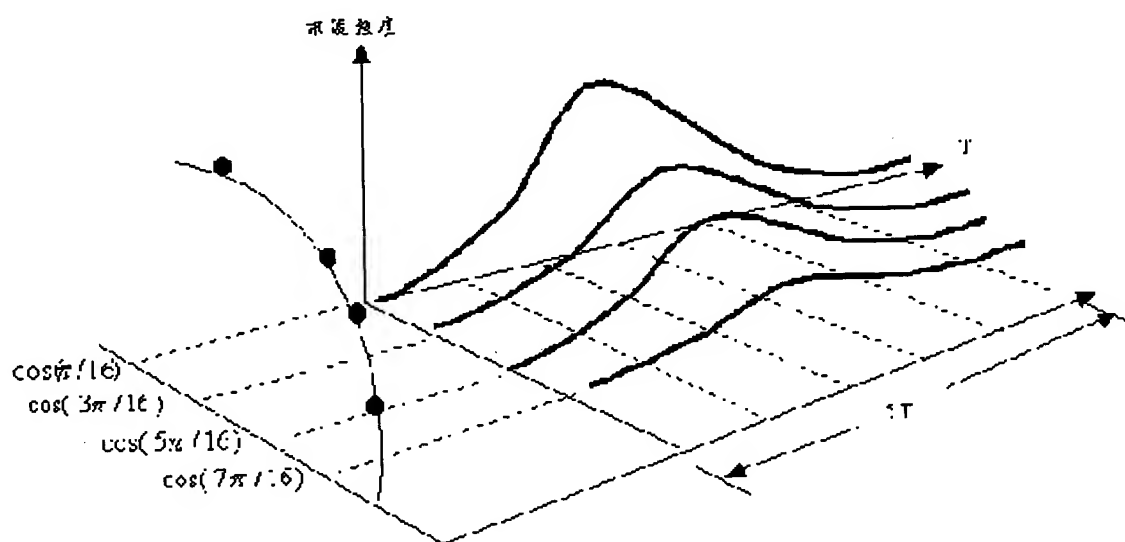
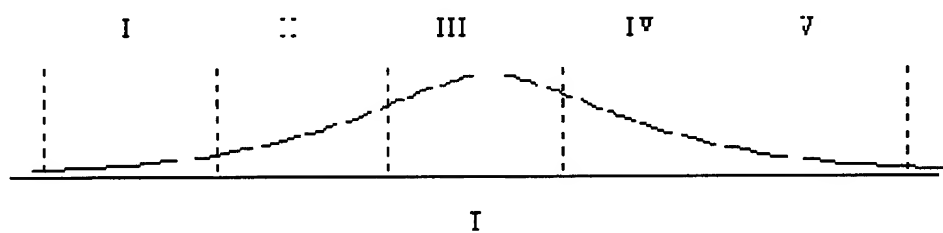
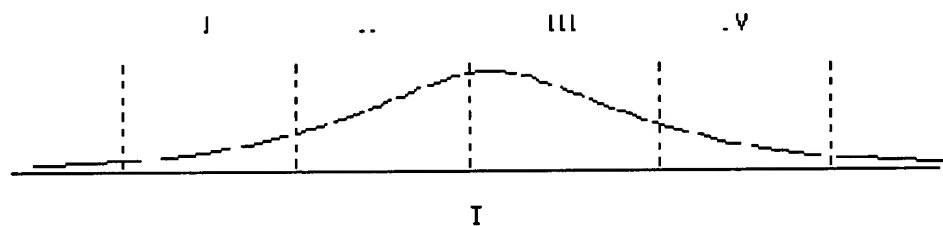


圖 八



圖七



圖八

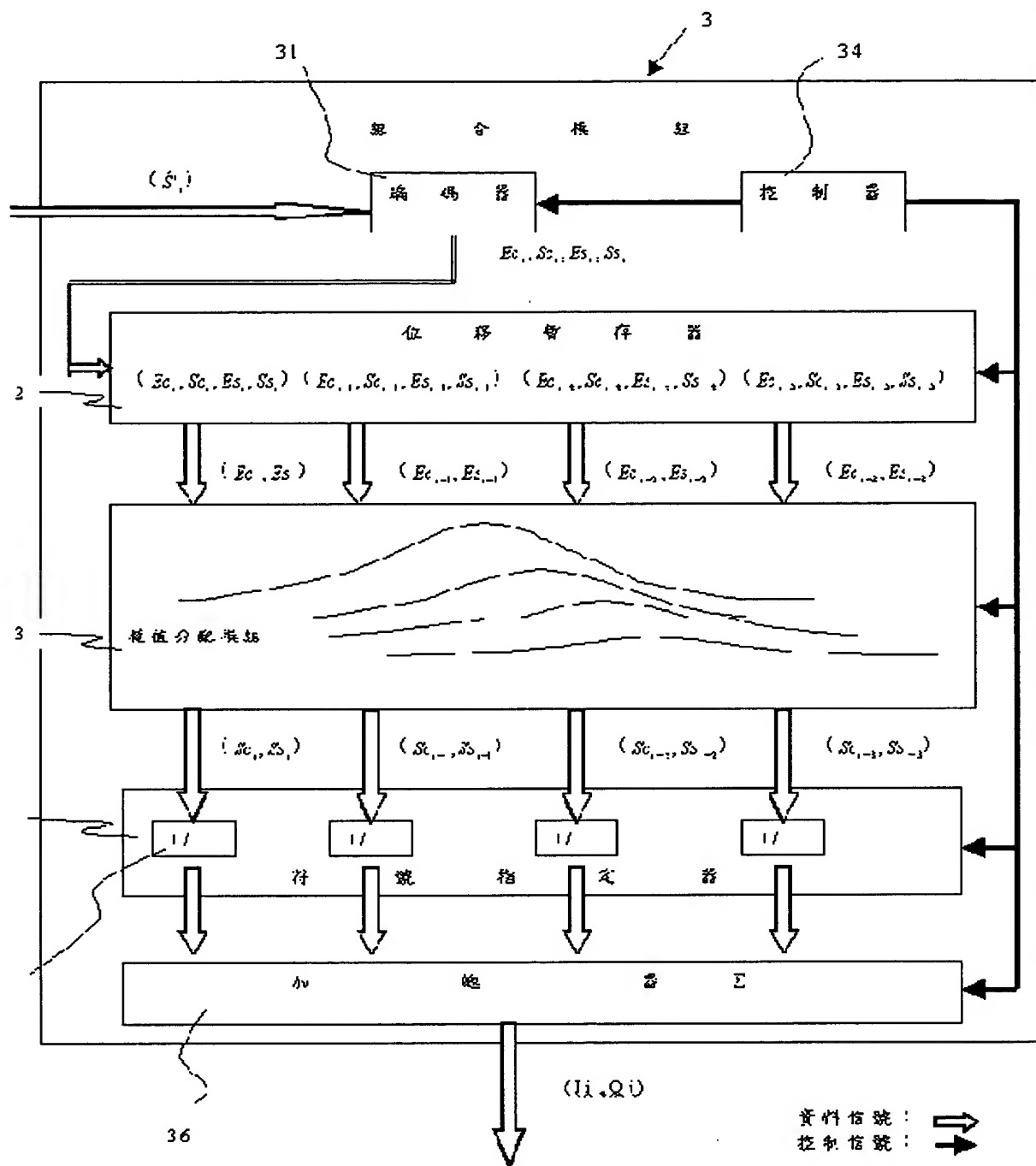


圖 9



30 a                      30 b                      30                      30

實部				虛部				編碼信號
$p$	$\cos(\pi(2p+1)/16)$	$E_c$	$S_c$	$p$	$\sin(\pi(2p+1)/16)$	$E_s$	$S_s$	Encoding ( $E_c, S_c, E_s, S_s$ )
0	$\cos(\pi/16)$	0(00)	1(1)	0	$\cos(7\pi/16)$	3(11)	1(1)	(00, 00, 11, 1)
1	$\cos(3\pi/16)$	1(01)	1(1)	1	$\cos(5\pi/16)$	2(10)	1(1)	(01, 00, 10, 1)
2	$\cos(5\pi/16)$	2(10)	1(1)	2	$\cos(3\pi/16)$	1(01)	1(1)	(10, 00, 01, 1)
3	$\cos(7\pi/16)$	3(11)	1(1)	3	$\cos(\pi/16)$	0(00)	1(1)	(11, 00, 00, 1)
4	$\cos(9\pi/16)$	3(11)	-1(0)	4	$\cos(\pi/16)$	0(00)	1(1)	(11, 00, 00, 0)
5	$-\cos(5\pi/16)$	2(10)	-1(0)	5	$\cos(3\pi/16)$	1(01)	1(1)	(10, 00, 01, 0)
6	$-\cos(3\pi/16)$	1(01)	-1(0)	6	$\cos(5\pi/16)$	2(10)	1(1)	(01, 00, 10, 0)
7	$-\cos(\pi/16)$	0(00)	-1(0)	7	$\cos(7\pi/16)$	3(11)	1(1)	(00, 00, 11, 1)
8	$-\cos(\pi/16)$	0(00)	-1(0)	8	$-\cos(7\pi/16)$	3(11)	-1(0)	(00, 00, 11, 0)
9	$-\cos(3\pi/16)$	1(01)	-1(0)	9	$-\cos(5\pi/16)$	2(10)	-1(0)	(01, 00, 10, 0)
10	$-\cos(5\pi/16)$	2(10)	-1(0)	10	$-\cos(3\pi/16)$	1(01)	-1(0)	(10, 00, 01, 0)
11	$\cos(7\pi/16)$	3(11)	-1(0)	11	$\cos(\pi/16)$	0(00)	-1(0)	(11, 00, 00, 0)
12	$\cos(5\pi/16)$	3(11)	1(1)	12	$-\cos(\pi/16)$	0(00)	-1(0)	(11, 00, 00, 0)
13	$\cos(3\pi/16)$	2(10)	1(1)	13	$-\cos(3\pi/16)$	1(01)	-1(0)	(10, 00, 01, 0)
14	$\cos(\pi/16)$	1(01)	1(1)	14	$-\cos(5\pi/16)$	2(10)	-1(0)	(01, 00, 10, 0)
15	$\cos(\pi/16)$	0(00)	1(1)	15	$-\cos(7\pi/16)$	3(11)	-1(0)	(00, 00, 11, 0)

表一